

Leiterplattentechnologie

Herstellung – Designrules – Kosten

SEMINAR

01. und 02. Dezember 2021, Beginn 8:30 Uhr, Ende 15:00 Uhr
An der Akademie 5, 73760 Ostfildern
Veranstaltung Nr. 32952.00.018

IHR SEMINARLEITER

Dr.-Ing. H. Katzier

In Zusammenarbeit mit dem VDE-Bezirksverein Württemberg e.V. (VDE)

BESCHREIBUNG

Die Anforderungen an Leiterplatten haben sich in den letzten Jahren erheblich verändert. Die Leiterplatte ist inzwischen nicht mehr lediglich ein Trägerelement zur Verdrahtung von elektrischen Bauelementen, sondern ein eigenständiges, komplexes Bauelement. Die elektrischen und thermomechanischen Eigenschaften von Leiterplatten müssen deshalb beim Entwurf von elektrischen Baugruppen und Systemen unbedingt berücksichtigt werden. Zudem sind Leiterplatten bei ihrer Verarbeitung durch das bleifreie Löten hohen thermomechanischen Belastungen und bei ihrem Einsatz, beispielsweise im Automobilbereich, mitunter extremen Umgebungseinflüssen ausgesetzt. Darüber hinaus steht die Produktion von Leiterplatten durch die Veränderungen des Marktes unter einem hohen Kostendruck. Dies hat dazu geführt, dass Leiterplatten mittlerweile häufig in asiatischen Ländern hergestellt werden. Auch dies hat einen wesentlichen Einfluss auf die Herstellung, den Entwurf und die Verarbeitung von Leiterplatten.

ZIEL DES SEMINARS

Es werden die wichtigsten Kenngrößen von Materialien und Leiterplatten sowie die Herstellung von Basismaterialien und Multilayer-Leiterplatten behandelt. Wesentliche Aspekte und Fertigungsprozesse bei der Herstellung von komplexen Baugruppen, Sondertechnologien (Microvia-Technologie, flexible Leiterplatten) und neue Technologien werden aufgezeigt. In einem neuen Beitrag werden die besonderen Anforderungen an Hochstromleiterplatten aufgezeigt. Darüber hinaus werden elektrische Kenngrößen und das elektrische Verhalten erläutert sowie deren Messung und Berechnung. Die Bedeutung der Leiterplatte am Markt wird anhand von aktuellen Marktzahlen und der aktuellen Herstellervielfalt demonstriert. Anhand von konkreten Beispielen werden kostenoptimierte Leiterplattenaufbauten und Strukturierungen veranschaulicht.

TEILNEHMERKREIS

Das Seminar bietet Anwendern von Leiterplatten, Baugruppen- und Systementwicklern, Leiterplattendesignern und Herstellern von Leiterplatten aber auch Mitarbeitern aus Vertrieb, Marketing und dem kaufmännischem Bereich die Möglichkeit sich ein breites Basiswissen zum Thema Leiterplattentechnologie zu erwerben.

SEMINARTHEMEN IM ÜBERBLICK

Mittwoch, 1. Dezember 2021

8:30 bis 12:30 und 13:30 bis 17:00 Uhr

1. Multilayerleiterplatten – Bedeutung am Markt (H. Katzier)

- > Einführung in das Thema
- > Entwicklung der Leiterplattentechnologie
- > Leiterplattenbranchen und -hersteller
- > europäische, asiatische und nordamerikanische Märkte
- > Normen
- > Trends

2. Basismaterialien (P. Demmer)

- > wesentliche Kenngrößen
- > Herstellung von Standardbasismaterialien
- > Glasgeflechte
- > Füllstoffe
- > Kupferkaschierungen
- > Sondermaterialien
- > thermomechanisches Verhalten
- > Hochstrommaterialien
- > Qualifizierung
- > Umwelteinflüsse

3. Herstellung von Multilayern (S. Ehrler)

- > Arbeitsvorbereitung/Datenhandling
- > Innenlagenfertigung
- > Außenlagenfertigung
- > Leiterplatten-Kenngrößen
- > Sondertechnologien

4. Hochstromleiterplatten (P. Demmer)

- > Anforderungen
- > Materialien
- > Realisierungen

5. Kostenoptimierte Leiterplatten (H. Katzier)

- > Einfluss von Sondertechnologien
- > optimierte Lagenaufbauten
- > Designrules
- > Materialauswahl
- > Kostenvergleiche verschiedener Technologien

Donnerstag, 2. Dezember 2021

8:30 bis 12:00 und 13:00 bis 15:00 Uhr

6. Baugruppenfertigung und Verarbeitung von Leiterplatten (N.N.)

- > verarbeitungsoptimierte Leiterplatte
- > Lieferantenauswahl und Qualitätsüberwachung
- > Einfluss Herstellung/Verarbeitung auf Oberflächen und Wärmebeständigkeit
 - >> thermische Belastung (bleifrei)
 - >> verschiedene Lötverfahren
 - >> verschiedene Lötprofile
 - >> Verpackung/Handling/Lagerung

7. Elektrische Eigenschaften von Leiterplatten (H. Katzier)

- > elektrische Kenngrößen
- > Impedanzen, Dämpfung, Laufzeit
- > Störquellen zur Signalintegrität
- > Nebensprechen
- > Störunterdrückung
- > EMV-Eigenschaften
- > Spezielle High-Speed-Anforderungen
- > Messung der elektrischen Parameter
- > Berechnung der elektrischen Parameter
- > Spannungsfestigkeit und Strombelastbarkeit
- > Layout Design-Rules

REFERENTEN

Dr. rer. nat. Peter Demmer
Consultant, München
Dr.-Ing. Sylvia Ehrler
Advantest Europa GmbH, Böblingen,
Dr.-Ing. Helmut Katzier
Ingenieurbüro für Aufbau- und Verbindungstechnik, München

TERMINE UND PREISE

Die Seminarteilnahme beinhaltet Verpflegung und ausführliche Seminarunterlagen. Die Kosten betragen pro Teilnehmer 1120,00 EUR (MwSt.-frei), inklusive aller Extras.

IHRE ANSPRECHPARTNERIN

Heike Baier
anmeldung@tae.de
Telefon: +49 711 34008-23
Telefax +49 711 34008-27

Technische Akademie Esslingen e.V.

An der Akademie 5, 73760 Ostfildern

Gerne übernehmen wir auch die Buchung Ihres Hotelzimmers.

Sie finden unsere AGB unter: <https://www.tae.de/die-tae/agb/>