


+1 Nächste Buchung sichert die Durchführung! ⓘ

Digitales Hardwaredesign mit VHDL und FPGAs

VHDL-Grundlagen, Entwurf, Simulation, Test, Übungen

Beginn: 23.09.2026 - 08:45 Uhr	 Ostfildern	Veranstaltungsnr.: 33364.00.038	Präsenz EUR 1.540,00 (MwSt.-frei)
Ende: 25.09.2026 - 16:45 Uhr		Leitung <u>Prof. Dr.-Ing. Frank Kesel</u> Hochschule Pforzheim	Mitgliederpreis ⓘ EUR 1.386,00 (MwSt.-frei)
Dauer: 3,0 Tage			

unterstützt durch:



in Zusammenarbeit mit:



BESCHREIBUNG

Für digitales Hardwaredesign mit FPGAs ist VHDL mittlerweile eine unverzichtbare Programmiersprache. Ihr Einsatz ermöglicht eine erhebliche Verkürzung der Entwicklungszeiten sowie eine „Portierung“ des einmal entwickelten Programmcodes auf beliebige FPGAs/PLDs bis hin zur ASIC-Entwicklung.

Ziel der Weiterbildung

Das Ziel des Seminars ist eine praxisorientierte VHDL-Grundlagenschulung. Sie lernen die wesentlichen VHDL-Konstruktionen kennen, die für die Entwicklung von digitaler, synchroner Hardware benötigt werden. Ferner wird gezeigt, wie Korrektheit und Funktionalität des VHDL-Codes durch Simulationen überprüft werden können. Anhand von vielen praktischen Beispielen lernen Sie auch mögliche Fallstricke kennen, so dass Sie durch das Seminar Ihre Einlernphase für VHDL erheblich verkürzen.

IMMER TOP!

Unser Qualitätsversprechen



Seit über 65 Jahren gehört die Technische Akademie Esslingen (TAE) mit Sitz in Ostfildern – nahe der Landeshauptstadt Stuttgart – zu Deutschlands größten Weiterbildungs-Anbietern für berufliche und berufsvorbereitende Qualifizierung im technischen Umfeld. Unser Ziel ist Ihr Erfolg. Egal ob Seminar, Zertifikatslehrgang oder Fachtagung, unsere Veranstaltungen sind stets abgestimmt auf die Bedürfnisse von Ingenieuren sowie Fach- und Führungskräften aus technisch geprägten Unternehmen. Dabei können Sie sich stets zu 100 Prozent auf die Qualität unserer Angebote verlassen. Warum das so ist?

PROGRAMM

Mittwoch, 23. bis Freitag, 25. September 2026
8.45 bis 12.00 und 13.30 bis 16.45 Uhr

1. Einführung in den Hardwareentwurf mit VHDL

- ASICs, PLDs und FPGAs
- Modellierung von digitalen Schaltungen
- Entwurfsablauf und Entwurfswerkzeuge

2. FPGAs und synchrone Schaltungen

- Aufbau von SRAM-FPGAs
- Beispiel Xilinx Artix-7-Serie
- synchrone Schaltungen

3. Grundlegende Konzepte von VHDL

- Entity und Architecture
- Verhaltensbeschreibungen und Prozesse
- Strukturbeschreibungen
- Testbenches

4. Objekte, Datentypen und Operatoren

- Deklaration und Verwendung von Objekten
- Datentypen
- mehrwertige Logik
- Arithmetik in VHDL
- Operatoren für Hardware-Datentypen
- Gültigkeitsbereich von Objekten
- Generics

5. Sequentielle und nebenläufige Anweisungen

- IF- und CASE-Verzweigungen
- Schleifen
- unbedingte und bedingte nebenläufige Anweisung
- Schaltwerke
- Schaltwerke und Zähler

6. Simulation von VHDL-Modellen

7. Spezielle Themen

- Synchronisation von asynchronen Signalen
- Initialisierung der Schaltung

8. Übungen: Erstellung und Simulation von VHDL-Modellen

TEILNEHMER:INNENKREIS

Hardware- und Software-Designer mit Grundkenntnissen in Digitaltechnik, die mehr über den Einsatz von VHDL in der Entwicklung von digitaler Hardware wissen möchten.

REFERENT:INNEN

Prof. Dr.-Ing. Frank Kesel

Hochschule Pforzheim

Hochschule Pforzheim.

Prof. Dr.-Ing. Frank Kesel verfügt über eine zehnjährige Industrieerfahrung in der Entwicklung von digitalen ASICs. Seit mehr als 20 Jahren ist Prof. Kesel in der Hochschulausbildung tätig, mit dem Schwerpunkt Entwicklung von digitalen Systemen auf programmierbarer Hardware (FPGA) und Programmierung von Mikrocontrollern. Prof. Kesel ist mit diesen Themen ebenfalls seit vielen Jahren in der beruflichen Weiterbildung an der Technischen Akademie in Esslingen tätig, im Rahmen von berufsbegleitenden Studiengängen und Industrieseminaren. Neben den Lehrtätigkeiten arbeitet Prof. Kesel am Thema Entwicklung von digitalen Systemen auch im Rahmen von industriellen und öffentlich geförderten Forschungsprojekten.

Weitere Veranstaltungen

[FPGA-Programmierung mit C/C++ und Vitis HLS](#)

VERANSTALTUNGSORT UND HOTEL

Technische Akademie Esslingen

An der Akademie 5
73760 Ostfildern



[!\[\]\(5d954b3e270654ad8ab0d5913161c03c_img.jpg\) Anfahrt](#)

Die TAE befindet sich im Südwesten Deutschlands im Bundesland Baden-Württemberg – in unmittelbarer Nähe zur Landeshauptstadt Stuttgart. Unser Schulungszentrum verfügt über eine hervorragende Anbindung und ist mit allen Verkehrsmitteln gut und schnell zu erreichen.

Hotelübernachtung benötigt?

Über den nachfolgenden Link finden Sie nahegelegene Hotels in direkter Umgebung zu TAE-Konditionen:

[🔗 Hotelbuchung](#)

GEBÜHREN UND FÖRDERMÖGLICHKEITEN

Die Teilnahme beinhaltet [Verpflegung](#) sowie ausführliche Unterlagen.

Preis:

Die Teilnahmegebühr beträgt:

1.540,00 € (MwSt.-frei)

Fördermöglichkeiten:

Bei einem Großteil unserer Veranstaltungen profitieren Sie von bis zu 70 % Zuschuss aus der [ESF-Fachkursförderung](#).

Bisher sind diese Mittel für den vorliegenden Kurs nicht bewilligt. Dies kann verschiedene Gründe haben. Wir empfehlen Ihnen daher, Kontakt mit unserer [Anmeldung](#) aufzunehmen. Diese gibt Ihnen gerne Auskunft über die Förderfähigkeit der Veranstaltung.

Weitere Bundesland-spezifische Fördermöglichkeiten finden Sie [hier](#).

Inhouse Durchführung:

Sie möchten diese Veranstaltung firmenintern bei Ihnen vor Ort durchführen? Dann fragen Sie jetzt ein individuelles [Inhouse-Training](#) an.